

## Blind hole production in circuit board

Patent Number: DE19719700

Publication date: 1998-11-12

Inventor(s): ROELANTS EDDY DR (DE)

Applicant(s): SIEMENS AG (DE)

Requested Patent:  DE19719700

Application Number: DE19971019700 19970509

Priority Number(s): DE19971019700 19970509

IPC Classification: H05K3/00; B23K26/00; B23K101/42

EC Classification: B23K26/40B, H05K3/00K3L4B, H05K3/00K3L4C

Equivalents:

---

### Abstract

---

A method of producing blind holes in a circuit board (1), to allow contacting of two copper layers (2, 3) through an interposed glass-reinforced dielectric layer (4), involves (a) drilling a hole (6) through a first copper layer (2) using a laser at a wavelength (preferably 266-1064 nm) suitable for copper removal; (b) extending the hole (6) down to the second copper layer (3) using a second laser at a wavelength (preferably 1064-10600 nm) at which copper reflects the laser radiation; and (c) chemically removing dielectric residues (9) from the second copper layer (3), preferably using a permanganate solution optionally assisted by mechanical brushing. Preferably, the blind hole is subsequently etched with a sodium persulphate solution.

---

Data supplied from the esp@cenet database - I2

*THIS PAGE BLANK (USPTO)*

2001 P08541

⑯ BUNDESREPUBLIK

DEUTSCHLAND



DEUTSCHES  
PATENT- UND  
MARKENAMT

# Offenlegungsschrift

⑩ DE 197 19 700 A 1

⑮ Int. Cl. 6:

B1  
H 05 K 3/00

B 23 K 26/00

// B23K 101:42

⑯ Aktenzeichen: 197 19 700.0  
⑯ Anmeldetag: 9. 5. 97  
⑯ Offenlegungstag: 12. 11. 98

⑰ Anmelder:  
Siemens AG, 80333 München, DE

⑰ Erfinder:  
Roelants, Eddy, Dr., 76187 Karlsruhe, DE

⑯ Für die Beurteilung der Patentfähigkeit in Betracht  
zu ziehende Druckschriften:

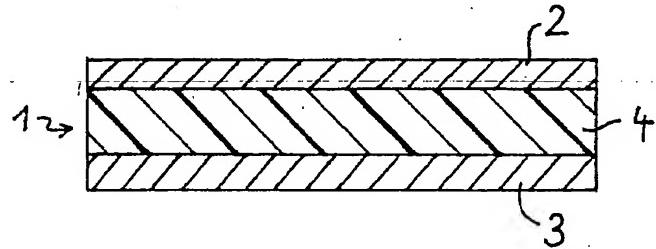
US 48 39 497  
US 47 89 770

WEINHOLD, Michael, POWELL, David, J.;  
Empfehlungen  
zur Herstellung von Sacklöchern mittels Laser-  
ablation in mit 100% nichtgewebtem Aramid ver-  
stärkten Leiterplatten und Multilayern. In:  
Galvanotechnik 87, 1996, Nr. 5, S. 1661-1668;  
HERRMANN, G., u.a.: Handbuch der Leiterplatten-  
technik, 2. Aufl., 1982, Eugen G. Leuze Verlag,  
Saulgau, S. 337, 338;

## Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

⑯ Verfahren zur Herstellung von Sacklöchern in einer Leiterplatte

⑯ Zur Herstellung von Sacklöchern in einer Leiterplatte  
(1) zwecks Ermöglichung einer Durchkontaktierung zwi-  
schen zwei durch eine glasarmierte Dielektrikum-Schicht  
(4) getrennten Kupferschichten (2, 3) wird jeweils mittels  
eines ersten Lasers (5) ein Loch (6) in eine der Kupfer-  
schichten (2, 3) eingebracht. Anschließend wird das Loch  
(6) mittels eines zweiten Lasers (7), dessen Laserstrah-  
lung aufgrund der gewählten Wellenlänge von Kupfer re-  
flektiert wird, vertieft. Schließlich werden Reste (9) des Di-  
elektrikums chemisch entfernt.



## Beschreibung

Um Durchkontaktierungen bei Leiterplatten mit mindestens zwei, jeweils durch eine Dielektrikum-Schicht voneinander getrennten Kupferschichten zu ermöglichen, ist es bekannt, durch mechanisches Bohren oder mit Hilfe von Lasern Sacklöcher in die Leiterplatte einzubringen, die durch eine der beiden Kupferschichten und die darunterliegende Dielektrikum-Schicht bis zu der zweiten Kupferschicht reichen. Bei einer anschließenden Verkupferung kommt es im Bereich der Sacklöcher zu der gewünschten Durchkontaktierung zwischen den beiden Kupferschichten.

Beim mechanischen Tiefenbohren können Lochdurchmesser kleiner als ca. 150 µm nicht erzielt werden.

Beim Einbringen von Sacklöchern mittels Laser entsteht das Problem, daß nach dem Durchbohren der einen Kupferschicht und der darunterliegenden Dielektrikum-Schicht auch die zweite Kupferschicht zumindest partiell abgetragen wird.

Der Erfindung liegt die Aufgabe zugrunde, mit möglichst geringem technischen Aufwand eine hochgenaue Herstellung von Sacklöchern in einer Leiterplatte zum Zwecke einer nachfolgenden elektrischen Durchkontaktierung zu ermöglichen.

Gemäß der Erfindung wird die Aufgabe durch das in Anspruch 1 angegebene Verfahren gelöst.

Vorteilhafte Weiterbildungen des erfundungsgemäßen Verfahrens sind den Unteransprüchen zu entnehmen.

Mittels des ersten Lasers, z. B. ein Nd:YAG-Laser, dessen Wellenlänge vorzugsweise im Bereich von etwa 266 nm bis 1064 nm liegt, wird also ein Loch in die erste Kupferschicht der Leiterplatte eingebracht, das bis in die Dielektrikum-Schicht reicht. Mittels eines zweiten Lasers, beispielsweise ebenfalls ein Nd:YAG- oder ein CO<sub>2</sub>-Laser, mit einer Wellenlänge vorzugsweise im Bereich von etwa 1064 nm bis 10600 nm wird das Loch bis zu der zweiten Kupferschicht vertieft, wobei diese jedoch nicht beschädigt wird, weil die Laserstrahlung des zweiten Lasers aufgrund seiner Wellenlänge von dem Kupfer reflektiert wird. Da verbleibende Reste des Dielektrikums auf der zweiten Kupferschicht bei einer anschließenden Verkupferung zu fehlerhaften Durchkontaktierungen führen können, werden die Reste des Dielektrikums zuvor chemisch, vorzugsweise mittels einer Permanganat-Lösung, mit oder ohne mechanischen Bürsten entfernt. Durch anschließendes Anätzen der Leiterplatte mittels einer Natriumpersulfat-Lösung wird in vorteilhafter Weise eine bessere Haftung des Kupfers bei der nachfolgenden Verkupferung erreicht.

Das erfundungsgemäße Verfahren wird im folgenden beispielhaft anhand der Zeichnung erläutert, die in den

Fig. 1 bis 4 einen Querschnitt durch die Leiterplatte in unterschiedlichen Stadien des Verfahrens zeigt.

Fig. 1 zeigt eine Leiterplatte 1 mit zwei Kupferschichten 2 und 3 und einer dazwischenliegenden Dielektrikum-Schicht 4 im Ausgangszustand vor der Einbringung eines Sackloches zur Ermöglichung einer Durchkontaktierung zwischen den Kupferschichten 2 und 3. Die Gesamtdicke der gezeigten Schichtenfolge beträgt etwa 50 bis 300 µm. Die Einbringung des Sackloches soll von der Seite der Kupferschicht 2 her erfolgen, so daß diese zumindest im Bereich des einzubringenden Sackloches freilegt; an die Kupferschicht 3 können sich nach unten hin weitere Dielektrikum-Schichten und Kupferschichten anschließen. Die Dielektrikum-Schicht 4 besteht aus glasgefülltem Material.

Wie Fig. 2 zeigt, wird mittels eines ersten Lasers 5 ein Loch 6 in die erste Kupferschicht 2 eingebracht, das bis in die darunterliegende Dielektrikum-Schicht 4 reicht. Bei dem Laser 5 handelt es sich um einen Nd:YAG-Dauerstrich-

laser mit einer zum Abtragen von Kupfer geeigneten Wellenlänge von 355 nm, der im Riesenimpulsbetrieb mit Pulsbreiten zwischen 1 ns und 1 µs betrieben wird.

In einem nächsten, in Fig. 3 gezeigten Verfahrensschritt wird das Loch 6 mittels eines zweiten Lasers 7 bis zu der zweiten Kupferschicht 3 hin vertieft. Bei dem zweiten Laser 7 handelt es sich ebenfalls um einen Nd:YAG- oder einen CO<sub>2</sub>-Laser mit einer im Vergleich zu dem ersten Laser 5 größeren Wellenlänge im Bereich zwischen 1064 nm und 10 600 nm, so daß die Laserstrahlung von Kupfer reflektiert wird. Es besteht daher nicht die Gefahr, daß im Bereich des Lochbodens Material der zweiten Kupferschicht 3 bzw. im Bereich des Lochrandes Material der ersten Kupferschicht 2 durch den Laser 7 abgetragen wird. Der Durchmesser des von dem zweiten Laser 7 erzeugten Laserstrahls 8 ist größer als im Falle des ersten Lasers 5, wobei die erste Kupferschicht 2 mit dem darin ausgebildeten Loch 6 als Blende wirkt und auf diese Weise saubere Lochflanken in der Dielektrikum-Schicht 4 erhalten werden. Wie Erfahrungen zeigen, bleiben nach der Behandlung mit dem zweiten Laser 7 Reste 9 des Dielektrikums auf der zweiten Kupferschicht 3 übrig.

Diese Reste 9 werden entsprechend der Darstellung in Fig. 4 in einem nachfolgenden Verfahrensschritt mittels einer Permanganat-Lösung unter zusätzlichem mechanischen Bürsten entfernt. Anschließend wird die Leiterplatte 1 im Bereich des hergestellten Sackloches mit einer Natriumpersulfat-Lösung angeätzt, wodurch bei der nachfolgenden Verkupferung eine bessere Haftung des Kupfers an den Sacklochflanken und insbesondere der zweiten Kupferschicht 3 erreicht wird.

## Patentansprüche

1. Verfahren zur Herstellung von Sacklöchern in einer Leiterplatte (1) zur Ermöglichung einer elektrischen Durchkontaktierung zwischen zwei durch eine glasartige Dielektrikum-Schicht (4) voneinander getrennten Kupferschichten (2, 3), wobei jeweils

- mittels eines ersten Lasers (5) mit einer zum Abtragen von Kupfer geeigneten ersten Wellenlänge ein bis in die Dielektrikum-Schicht (4) reichendes Loch (6) in eine der beiden Kupferschichten (2, 3) eingebracht wird,
- mittels eines zweiten Lasers (7) mit einer zweiten Wellenlänge, bei der die Laserstrahlung von Kupfer reflektiert wird, das Loch (6) bis zu der zweiten Kupferschicht (3) vertieft wird und
- Reste (9) des Dielektrikums auf der zweiten Kupferschicht (3) chemisch entfernt werden.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die erste Wellenlänge im Bereich von etwa 266 nm bis 1064 nm liegt.

3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die zweite Wellenlänge im Bereich von etwa 1064 nm bis 10 600 nm liegt.

4. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, daß die Reste (9) des Dielektrikums mittels einer Permanganat-Lösung entfernt werden.

5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, daß die chemische Entfernung der Reste (9) des Dielektrikums durch mechanisches Bürsten unterstützt wird.

6. Verfahren nach Anspruch 4 oder 5, dadurch gekennzeichnet, daß die Leiterplatte (1) im Bereich des hergestellten Sackloches mittels einer Natriumpersulfat-Lösung

sung angeätzt wird.

Hierzu 1 Seite(n) Zeichnungen

5

10

15

20

25

30

35

40

45

50

55

60

65

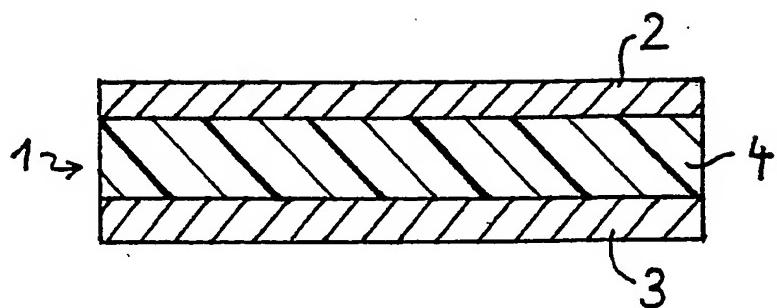


FIG. 1

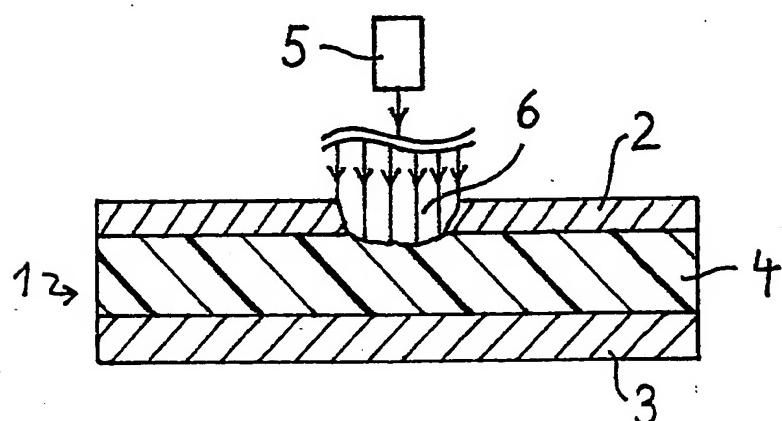


FIG. 2

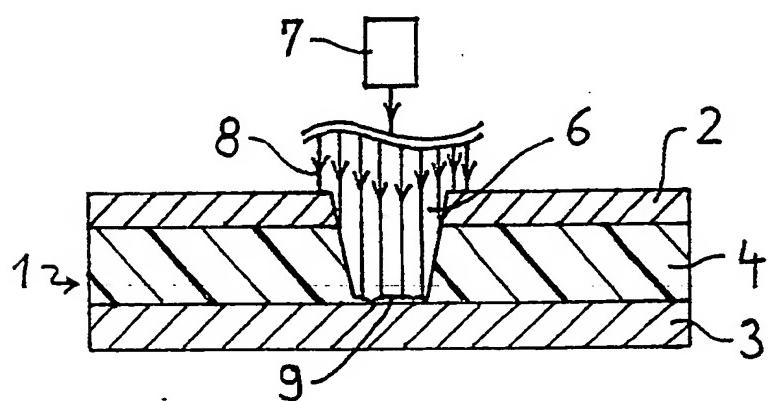


FIG. 3

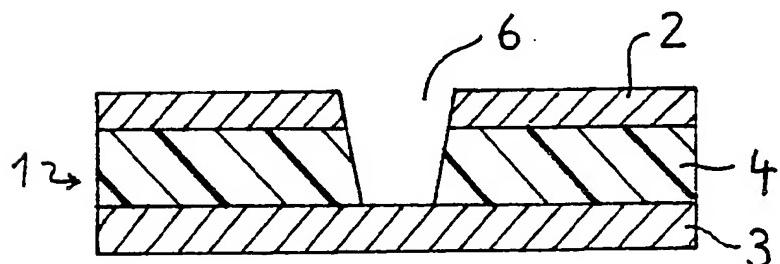


FIG. 4

NR.	Dokument	Bemerkungen
	<input type="checkbox"/> aus Recherchenbericht	
	<input checked="" type="checkbox"/> in der Beschreibungseinleitung genannt	
1	EP 0 062 300 A2	
2	DE 41 31 065 A1	
3	WO 00/04750 A1	
	<input checked="" type="checkbox"/> weiterer Stand der Technik (im Prüfungsverfahren benannt)	
4	DE 197 19 700 A1	Only technical background
	<input type="checkbox"/> im engen Zusammenhang stehende US-Anmeldungen	
Unterschrift des Patentingenieurs Peter 		Datum 11.06.2002

THIS PAGE BLANK (USFRO)